

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-207418

(43)Date of publication of application : 07.08.1998

(51)Int.Cl.

G09G 3/28

(21)Application number : 09-009583

(71)Applicant : HITACHI LTD

(22)Date of filing : 22.01.1997

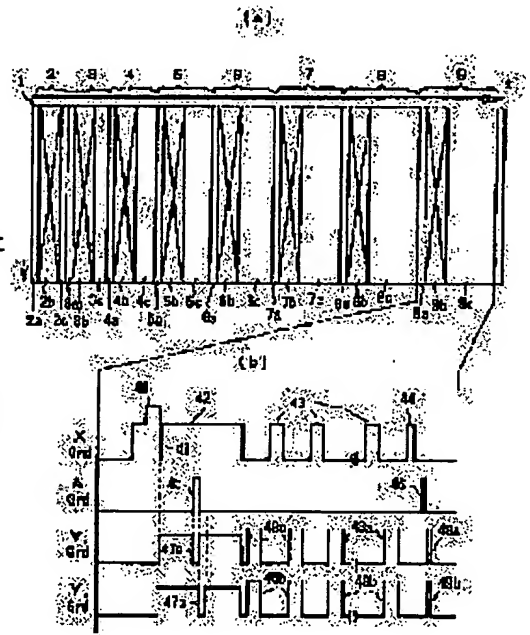
(72)Inventor : SASAKI TAKASHI
ISHIGAKI MASA HARU
OTAKA HIROSHI
MASUDA TAKEO

(54) CHARGE ERASING METHOD OF PLASMA DISPLAY PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent excessive charges in a cell caused by main discharge from influencing a next sub-field discharge, especially in a small cell plasma display panel.

SOLUTION: A main discharge occurs in a selected cell and light is emitted by impressing a sustained pulse 43 on an electrode X and sustained pulses 48a, 48b,... on each electrode Y for a sustained discharge period of each subfield, and after this main discharge, a first small line erasing pulse 44 of about 0.5-2.0 μ sec pulse width is impressed on the electrode X, and then a second small line erasing pulse 46 of a pulse width equal to or shorter than that of the first small line erasing pulse 44 is impressed on an electrode of address A, and further, following this, third small line erasing pulses 49a, 49b,... of a pulse width equal to or shorter than that of the second small line erasing pulse 46 are impressed on each electrode Y. These first and second small line erasing pulses 44, 46 may be replaced with each other or only the second small line erasing pulse 46 can be used.



LEGAL STATUS

[Date of request for examination]

08.09.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3445911

[Date of registration]

27.06.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-207418

(43)Date of publication of application : 07.08.1998

(51)Int.Cl.

G09G 3/28

(21)Application number : 09-009583

(71)Applicant : HITACHI LTD

(22)Date of filing : 22.01.1997

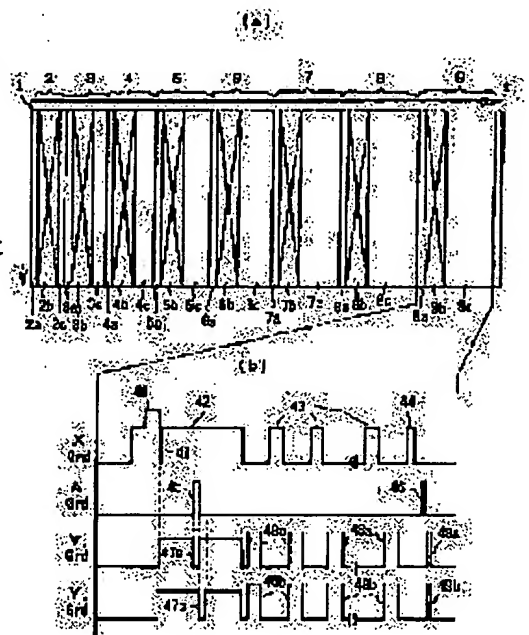
(72)Inventor : SASAKI TAKASHI
ISHIGAKI MASA HARU
OTAKA HIROSHI
MASUDA TAKEO

(54) CHARGE ERASING METHOD OF PLASMA DISPLAY PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent excessive charges in a cell caused by main discharge from influencing a next sub-field discharge, especially in a small cell plasma display panel.

SOLUTION: A main discharge occurs in a selected cell and light is emitted by impressing a sustained pulse 43 on an electrode X and sustained pulses 48a, 48b,... on each electrode Y for a sustained discharge period of each subfield, and after this main discharge, a first small line erasing pulse 44 of about 0.5-2.0 μ sec pulse width is impressed on the electrode X, and then a second small line erasing pulse 46 of a pulse width equal to or shorter than that of the first small line erasing pulse 44 is impressed on an electrode of address A, and further, following this, third small line erasing pulses 49a, 49b,... of a pulse width equal to or shorter than that of the second small line erasing pulse 46 are impressed on each electrode Y. These first and second small line erasing pulses 44, 46 may be replaced with each other or only the second small line erasing pulse 46 can be used.



LEGAL STATUS

[Date of request for examination]

08.09.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3445911

[Date of registration]

27.06.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-207418

(43)公開日 平成10年(1998) 8月7日

(51)Int.Cl.⁶

G 0 9 G 3/28

識別記号

F I

G 0 9 G 3/28

H

審査請求 未請求 請求項の数 3 O L (全 10 頁)

(21)出願番号 特願平9-9583

(22)出願日 平成9年(1997) 1月22日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 佐々木 孝

東京都千代田区神田駿河台四丁目6番地

株式会社日立製作所家電・情報メディア事業部内

(72)発明者 石垣 正治

東京都千代田区神田駿河台四丁目6番地

株式会社日立製作所家電・情報メディア事業部内

(74)代理人 弁理士 武 順次郎

最終頁に続く

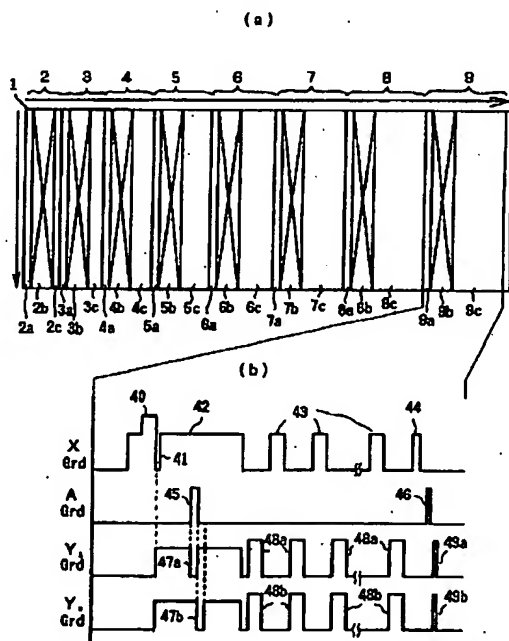
(54)【発明の名称】 プラズマディスプレイパネルの電荷消去方法

(57)【要約】

【課題】 特に、小セルサイズのプラズマディスプレイパネルで、主放電でセル内に過剰となる電荷による次のサブフィールドの放電への影響を防止する。

【解決手段】 各サブフィールドの維持放電期間、X電極にサステインパルス43を、各Y電極にサステインパルス48a、48b、……を夫々印加することにより、選択セルで主放電が発生して発光が生ずるが、この主放電後、X電極に略0.5~2μsecのパルス幅の第1の細線消去パルス44が、次に、アドレスA電極に第1の細線消去パルス44と同等またはこれよりも短いパルス幅の第2の細線消去パルス46が、さらに、これに次いで、各Y電極に第2の細線消去パルス46と同等またはこれよりも短いパルス幅の第3の細線消去パルス49a、49b、……が夫々印加される。これら第1、第2の細線消去パルス44、46を逆にしてもよいし、また、第2の細線消去パルス46だけでもよい。

(図1)



【特許請求の範囲】

【請求項1】 第1の電極群と該第1の電極群に平行でかつ独立に駆動可能な第2の電極群とが前面ガラス基板に配置され、また、該第1、第2の電極群と垂直に交差する方向に独立に駆動可能な第3の電極群が該前面ガラス基板に対向した背面ガラス基板に配置されてなり、表示発光のための主放電が該第1、第2の電極群で全面同時に行なわれるプラズマディスプレイパネルにおいて、該主放電後に該第3の電極群に2.0 μ sec以下、望ましくは0.5 μ sec以上の時間幅のパルスを印加することを特徴とするプラズマディスプレイパネルの電荷消去方法。

【請求項2】 請求項1において、前記第1、第2、第3の電極群に選択的に2.0 μ sec以下、望ましくは0.5 μ sec以上の時間幅のパルスを印加することを特徴とするプラズマディスプレイパネルの電荷消去方法。

【請求項3】 請求項1または2において、前記第1、第2、第3の電極群に印加する前記パルスの時間幅を、印加する順に、同等もしくは短くすることを特徴とするプラズマディスプレイパネルの電荷消去方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、パーソナルコンピュータやワークステーションなどのディスプレイ装置、平面型の壁掛けテレビジョン受像機、広告、情報などの表示装置などに用いられるAC型のプラズマディスプレイパネルの電荷消去方法に関する。

【0002】

【従来の技術】プラズマディスプレイ装置では、各画素毎に放電によって紫外線を発生させることにより、蛍光体を励起させて発光させている。この発光を行なう維持放電（発光表示）期間では、多数回放電が繰り返されるため、画素内にプラス・マイナスの電荷が大量に発生し、これが少なからず次のサブフィールドの放電に影響していた。

【0003】従来のAC型プラズマディスプレイでは、例えば、特開平5-119738号公報に開示されているように、維持放電期間の後に細線消去パルスを印加して放電及び電荷を消去していた。

【0004】

【発明が解決しようとする課題】ところで、画素を小さくして高精細化されたプラズマディスプレイパネルなどでは、セルの放電空間が狭いために、維持放電によって発生したプラスの電荷が隔壁も含めた背面ガラス基板側に蓄積し、次のサブフィールドの放電を阻害していた。

本発明の目的は、かかる問題を解消し、背面ガラス基板側に蓄積した電荷の消去を可能とし、各サブフィールドの放電を安定化することができるようにしたプラズマ

ディスプレイパネルの電荷消去方法を提供することにある。

【0005】

【課題を解決するための手段】上記目的を達成するために、本発明は、維持放電期間後に背面ガラス基板側の電極または背面ガラス基板側の電極と前面ガラス基板側の電極とに順次短パルスを印加し、細線消去放電を背面側で、あるいは背面側と前面側とで交互に行なうようにすることにより、背面ガラス基板側に蓄積した電荷を消去する。

【0006】

【発明の実施の形態】以下、本発明の実施形態を図面により説明するが、まず、本発明が適用されるプラズマディスプレイパネルについて説明する。

【0007】図2はAC型のプラズマディスプレイパネルの構造の一部を示す分解斜視図であって、21は前面ガラス基板、22は共通行X電極、23は独立行Y電極、24はXバス電極、25はYバス電極、26は誘電体層、27は保護層27、28は背面ガラス基板、29はアドレスA電極、30は誘電体層、31は隔壁、32は蛍光体である。

【0008】同図において、前面ガラス基板21の下面には、透明な共通行X電極22と透明な独立行Y電極23とが交互にかつ互いに平行に設けられており、これら電極22、23には夫々Xバス電極24、Yバス電極25が積層されている。また、前面ガラス基板21の下面には、これら電極22～25が埋め込まれるようにして、誘電体層26が設けられ、さらにその上にMgOなどの保護層27が設けられている。

【0009】一方、背面ガラス基板28の上面には、前面ガラス基板21の共通行X電極22や独立行Y電極23と直角方向にアドレスA電極29が設けられており、これらアドレスA電極29を覆うようにして誘電体層30が設けられ、さらにその上に、これらアドレスA電極29の間毎にこれらアドレスA電極に平行に、隔壁31が設けられている。そして、隔壁31やアドレスA電極29上の誘電体層30の表面に蛍光体32が塗布されている。

【0010】以上のように、電極などが設けられた前面ガラス基板21と背面ガラス基板28とは図示するように突き合わされており、隔壁31で仕切られるアドレスA電極29に平行な空間に放電ガスが充填されている。そして、隣り合う1つずつの共通行X電極22と独立行Y電極23との対を電極対ということにすると、同じ電極対において、Xバス電極24が共通行X電極22での独立行X電極23とは反対側の端部に形成され、Yバス電極25が独立行Y電極23での共通行Y電極22とは反対側の端部に形成されている。そして、同じ電極対でのXバス電極24とYバス電極25と隣り合う2つの隔壁31とで区切られる空間が1つのセルを構成してい

る。カラー映像表示の場合には、R、G、Bの光を発光する隣接した1つずつのセルからなる3つのセルが1つの画素を形成している。

【0011】図3は図2中矢印A方向からみたプラズマディスプレイパネルの1つのセルを示す断面図であって、33は放電空間であり、図2に対応する部分には同一符号をつけている。

【0012】同図において、アドレスA電極29は隣合う2つの隔壁31の中間に位置する。また、前面ガラス基板21の保護膜27と背面ガラス基板28の誘電体層30と隣合う2つの隔壁31とで形成される放電空間33には、Ne、Xeなどの放電ガスが充填されている。

【0013】図4は図2中矢印B方向からみたプラズマディスプレイパネルの3つのセルの部分を示す断面図であって、破線はセルの境界を示し、図2に対応する部分には同一符号をつけている。

【0014】同図において、AC型のプラズマディスプレイパネルでは、共通行X電極22と独立行Y電極23の近傍の誘電体26上に正負の電荷を分けて集め、この電荷を利用して放電を行なうための電界を形成している。

【0015】図1は本発明によるプラズマディスプレイパネルの駆動方法の第1の実施形態を説明するための図である。そして、同図(a)は1フィールド期間の構成を示し、1は1フィールド期間であって、横軸は時間(1フィールド期間)を、縦軸はセルの行を夫々表わしており、2~9はサブフィールド、2a~9aは全書込消去期間、2b~9bはアドレス期間、2c~9cは維持放電(発光表示)期間がある。また、図1(b)は図1(a)でのサブフィールドでの駆動波形を示す図であって、Xは共通行X電極22に印加される駆動波形、AはアドレスA電極29の1つに印加される駆動波形、Y1は、例えば、1行目の独立行Y電極23に印加される駆動波形、Y2は、例えば、2行目の独立行Y電極23に印加される駆動波形である。

【0016】図1(a)において、ここでは、1フィールド期間1が第1~第8の8個のサブフィールド2~9に分けられているものとする。各サブフィールド2~9の最初に全書込消去期間2a~9aが設定され、アドレス期間2b~9bと維持放電期間2c~9cが続いて設定されている。これら維持放電期間2c~9cでは、夫々に異なる放電回数が割り振られており、これらの放電回数の組合せによって中間調表示が行なわれる。放電回数の多少とサブフィールド2~9の順番は任意であり、この実施形態では、放電回数の少ない順にこれらサブフィールド2~9が配列されているものとしている。

【0017】次に、サブフィールドについて説明するが、全てのサブフィールドでの駆動波形は、維持放電期間2c~9cで表示する階調に応じて放電を行なわせる

か、しないかの違いがあるだけであるので、放電を行なわせる場合を第8のサブフィールド9を例にして、図2を参照し、図1(b)により説明する。

【0018】図1(b)において、共通行X電極22に印加される駆動波形Xは、全書込消去期間9aでの全書込パルス40、細線消去パルス41と、アドレス期間9bでのハイレベルのパルス42と、維持放電期間9cでのサステインパルス43、第1の細線消去パルス44とからなっている。なお、この第1の細線消去パルス44のパルス幅は略0.5~2.0μsecである。

【0019】アドレスA電極29に印加される駆動波形Aは、発光させるセルに対応して、アドレス期間9bでのアドレスパルス45と、維持放電期間9cでの第2の細線消去パルス46とからなっている。なお、この第2の細線消去パルス46のパルス幅は、共通行X電極22に印加される上記の第1の細線消去パルス44と同等もしくはそれよりも短い。また、発光させるセルがない場合には、アドレスパルス45も印加されない。

【0020】例えば、隣接する1、2行目の独立行Y電極23に印加される駆動波形Y1、Y2は夫々、アドレス期間9bのスキャンパルス47a、47b、……と、維持放電(発光表示)期間9cのサステインパルス48a、48b、……と、第3の細線消去パルス49a、49b、……とからなっている。なお、この第3の細線消去パルス49a、49b、……のパルス幅は、アドレスA電極29に印加される上記第2の細線消去パルス46と同等もしくはそれよりも短い。

【0021】ここで、第1の細線消去パルス44と第3の細線消去パルス49a、49b、……とは、維持放電期間9cのサステインパルス43、48a、48b、……と略同電位である。

【0022】次に、この第1の実施形態の動作を、第8のサブフィールド9を例にして、説明する。

【0023】図1(a)、(b)において、全書込消去期間9aでは、共通行X電極22に全書込パルス40が印加されることにより、全てのセルで放電が起こり、そこに電荷が形成される。このとき、アドレスA電極29側にプラスの電荷が集まる。そして、次に細線消去パルス41が印加されると、消去放電が起こり、主に、共通行X電極22側と独立行Y電極23側の電荷が消去される。

【0024】次のアドレス期間9bでは、例えば、1行目の独立行Y電極23にスキャンパルス47aが印加されると同時にアドレスA電極29の1つにアドレスパルス45が印加されると、この1行目の独立行Y電極23とこのアドレスA電極29との交点に位置するセルで書込放電が起こって電荷が形成され(以下、アドレス期間9bにこのように電荷が形成されたセルを選択セルという)、この選択セルの独立行Y電極23側にプラスの電荷が集まる。一方、2行目の独立行Y電極23では、

スキャンパルス47bに対応するアドレスパルス45が印加されないとすると、この場合には、書込放電は起こらず、この2行目の独立行Y電極23とアドレスA電極29との交点に位置するセルは非選択セルとなって、その独立行Y電極23側には電荷も形成されない。

【0025】さらに次の維持放電期間9cでは、アドレス期間9bで書込放電が行なわれ、独立行Y電極23側にプラスの電荷が集まった選択セルでのみ、サステインパルス43、48a、48b、……によって発光表示のための放電（主放電）が起こる。その後、共通行X電極22、アドレスA電極29及び独立行Y電極23に第1～第3の細線消去パルス44、46、49a、49b、……が順次印加され、これにより、特に、選択セルで電荷を消去する放電が発生する。

【0026】かかる第1～第3の細線消去パルス44、46、49a、49b、……の印加により、発光表示のための主放電を行なったセル（即ち、選択セル）では全て、隔壁31に付着した荷電粒子も含めてそのセル内の電荷の消去が行なわれる。一方、発光表示のための放電が起らなかったセル（即ち、非選択セル）では、消去放電も起らないが、電荷は少ない。

【0027】以上のようにして、維持放電期間9cが終わると、各セル内の電荷が消去された状態になっている。

【0028】同様の動作が第1～第7のサブフィールド2～8でも行なわれ、これにより、1フィールドの画面が構成される。

【0029】図5は図2中矢印B方向からみた主放電後の選択セルでの共通行X電極22に第1の細線消去パルス44が印加されたことによる電荷状態を示す模式図であって、60はプラスの荷電粒子、61はマイナスの荷電粒子であり、図4に対応する部分には同一符号をつけている。

【0030】同図において、共通行X電極22側の誘電体層26上には、マイナスの荷電粒子61が集まるが、プラスの荷電粒子60は動きが遅く、第1の細線消去パルス44が印加されている短い時間では、誘電体層26上まで到達せず、放電空間33内を漂う。また、一部のマイナスの荷電粒子61も誘電体層26上まで到達せず、放電空間33を漂ってプラスの荷電粒子60と中和消滅する。このとき、第1の細線パルス44の時間幅が0.5μsec以下では、十分な放電が発生せず、また、2μsec以上では、プラスの荷電粒子60も誘電体層26に到達してしまう。

【0031】図6は図5に示した電荷状態を共通行X電極22に直角な方向（即ち、図2のA方向）から示す模式図であり、前出図面に対応する部分には同一符号をつけている。

【0032】同図において、プラスの荷電粒子60は、背面ガラス基板28側の誘電体層30上だけではなく、50

隔壁31にも付着している。

【0033】第7図は図2中矢印B方向からみた主放電後の上記選択セルでのアドレスA電極29に第2の細線消去パルス46が印加されたことによる電荷状態を示す模式図であり、図5、図6に対応する部分には同一符号をつけている。

【0034】同図において、この場合には、アドレスA電極29側の誘電体層30上にマイナスの荷電粒子61が集まっているが、第2の細線消去パルス46のパルス幅が第1の細線消去パルス44のパルス幅より短いため、消去放電の強度が弱く、電荷の発生量も少ない。また、この第2の細線消去パルス46が印加されている時間が短いため、アドレスA電極29側の誘電体層30上に集まるマイナスの荷電粒子61の量も少なく、他の荷電粒子は放電空間33内を漂って中和消滅する。

【0035】図8は図7に示した電荷状態を共通行X電極22に直角な方向（即ち、図2のA方向）から示す模式図であり、前出図面に対応する部分には同一符号をつけている。

【0036】同図において、この場合には、第1の細線消去パルス44により、前面ガラス基板21側で発生した消去放電が、第2の細線消去パルス46では、背面ガラス基板28側で発生し、前面ガラス基板21と背面ガラス基板28との間で荷電粒子の移動が起こるため、この過程で、隔壁31に付着した荷電粒子も中和消滅する。

【0037】図9は図2中矢印B方向からみた主放電後の上記選択セルでの独立行Y電極23に第3の細線消去パルス49a、49b、……が印加されたことによる電荷状態を示す模式図であり、前出図面に対応する部分には同一符号をつけている。

【0038】同図において、独立行Y電極23側の誘電体層26上には、マイナスの荷電粒子61が集まっているが、第3の細線消去パルス49a、49b、……のパルス幅が第1、第2の細線消去パルス44、46のパルス幅よりも短いため、消去放電の強度が弱く、電荷の発生量も少ない。また、第3の細線消去パルス49a、49b、……が印加されている時間が短いため、独立行Y電極23側の誘電体層26上に集まるマイナスの荷電粒子61の量も少なく、他の荷電粒子は放電空間33を漂って中和消滅する。この際、第2の細線消去パルス46により、背面ガラス基板28側で発生した消去放電が第3の細線消去パルス49a、49b、……では前面ガラス基板21側で発生し、前面ガラス基板21と背面ガラス基板28との間で荷電粒子の移動が起こるため、この過程で隔壁31に付着した荷電粒子も中和消滅する。

【0039】以上の過程により、維持放電後では、セル内に残る余分な電荷は隔壁31に付着した電荷も含めて確実に消去し、次のサブフィールドの放電に影響を及ぼさないようにすることができる。

【0040】図10(a)、(b)は本発明によるプラズマディスプレイパネルの駆動方法の第2の実施形態を説明するための図である。この第2の実施形態は、図10(b)に示すように、第1の細線消去パルス44'と第2の細線消去パルス46'との点以外、図1に示す第1の実施形態と同様である。以下の第2の実施形態の説明では、図1に示す第1の実施形態と重複する説明は省略する。

【0041】図10(b)において、第8のサブフィールド9の維持放電期間9cでは、共通行X電極22に印加される駆動波形Xとして、サステインパルス43の後10に第1の細線消去パルス44'が続き、また、アドレスA電極29の印加される駆動波形Aとして、第2の細線消去パルス46'が続くのであるが、この第2の細線消去パルス46'は略0.5~2.0μsecのパルス幅のパルスであり、共通行X電極22に印加される第1の細線消去パルス44'と同等もしくはそれよりも長いパルス幅を有している。そして、維持放電期間9cにおいて、共通行X電極22や独立行Y電極23にサステインパルス43、48a、48b、……が印加され終わると、まず、アドレスA電極29に第2の細線消去パルス46'が印加され、次いで、共通行X電極22に第1の細線消去パルス44'が印加され、次いで、先の第1の実施形態と同様の第3の細線消去パルス49a、49b……が夫々の独立行Y電極23に印加される。

【0042】即ち、この第2の実施形態では、共通行X電極22に印加される細線消去パルスとアドレスA電極29に印加される細線消去パルスとの関係が、先の第1の実施形態の場合とは逆になっているのである。

【0043】従って、この第2の実施形態の動作も、共通行X電極22とアドレスA電極29とに印加される細線消去パルスが上記のように異なるだけで、第1の実施形態と同様であり、維持放電期間9cにおいて、選択セルでは、サステインパルス43、48a、48b、……により、発光表示のための主放電が生じた後、アドレスA電極29、共通行X電極22、独立行Y電極23の順に第2の細線消去パルス46'、第1の細線消去パルス44'、第3の細線消去パルス49a、49b、……が印加されることにより、選択セル内で電荷を消去する放電が起こる。

【0044】これにより、第1の実施形態と同様に、発光表示のための放電が起こった選択セルは全て、隔壁31に付着した荷電粒子も含めてそのセル内の電荷の消去が行なわれ、発光表示のための放電が起らなかった非選択セルでは、消去放電が起きないが、電荷は少ない。以上のようにして、維持放電期間9cの最後には、セル内の電荷は消去された状態になっている。

【0045】勿論、他の第1~第7のサブフィールド71~77でも、同様な動作が行なわれ、1フィールドの画面を構成する。

【0046】図11はこの第2の実施形態でのアドレスA電極29に第2の細線消去パルス46'が印加されたことによる選択セルの電荷状態を示す模式図であって、前出図面に対応する部分には同一符号をつけている。

【0047】同図において、アドレスA電極29側の誘電体層30上にマイナスの荷電粒子61が集まるが、プラスの荷電粒子60は動きが遅く、第2の細線消去パルス46'が印加されている短い時間では、誘電体層30上まで到達せず、放電空間33に漂う。マイナスの荷電粒子61の一部も誘電体層30上まで到達せず、放電空間33を漂ってプラスの荷電粒子60と中和消滅する。この際、サステインパルス43、48a、48b、……によって前面ガラス基板21側で発生した放電が、第2の細線消去パルス46'では、背面ガラス基板28側で発生し、前面ガラス基板21と背面ガラス基板28との間で荷電粒子の移動が起こるため、この過程で隔壁31に付着した荷電粒子も中和消滅する。

【0048】図12はこの第2の実施形態での次に共通行X電極22に第1の細線消去パルス44'が印加されたことによる選択セルの電荷状態を示す模式図であって、前出図面に対応する部分には同一符号をつけている。

【0049】同図において、共通行X電極22側の誘電体層26上には、マイナスの荷電粒子61が集まっているが、第1の細線消去パルス44'のパルス幅が第2の細線消去パルス46'よりも短いため、消去放電の強度が弱く、電荷の発生量も少ない。また、第1の細線消去パルス44'が印加されている時間が短いため、共通行X電極22側の誘電体層26上に集まるマイナスの荷電粒子61の量も少なく、他の荷電粒子は放電空間33を漂って中和消滅する。この際、第2の細線消去パルス46'によって背面ガラス基板28側で発生した消去放電が第1の細線消去パルス44'では前面ガラス基板21側で発生し、前面ガラス基板21と背面ガラス基板28との間で荷電粒子の移動が起こるため、この過程で隔壁31に付着した荷電粒子も中和消滅する。

【0050】図13はこの第2の実施形態での独立行Y電極23に第3の細線消去パルス49a、49b、……が印加されたことによる選択セルの電荷状態を示す模式図であって、前出図面に対応する部分には同一符号をつけている。

【0051】同図において、独立行Y電極23側の誘電体層26上にはマイナスの荷電粒子61が集まっているが、第3の細線消去パルス49a、49b、……のパルス幅が第1、第2の細線消去パルス44'、46'よりも短いため、消去放電の強度が弱く、電荷の発生量も少ない。また、第3の細線消去パルス49a、49b、……が印加されている時間が短いため、独立行Y電極23側の誘電体層26上に集まるマイナスの荷電粒子61の量も少なく、他の荷電粒子は放電空間33を漂って中和

消滅する。

【0052】図14(a)、(b)は本発明によるプラズマディスプレイパネルの駆動方法の第3の実施形態を説明するための図である。この第3の実施形態は、図14(b)に示すように、アドレスA電極29だけに細線消去パルス46を印加するようにした点以外、先の第1、第2の実施形態と同様である。以下の第3の実施形態の説明では、これら第1、第2の実施形態と重複する説明は省略する。

【0053】即ち、図14(b)において、第8のサブフィールド9の維持放電期間9cで共通行X電極22や独立行Y電極23でのサステインパルス43、48a、48b……の印加が終わると、アドレスA電極29のみに略0.5~2.0μsecのパルス幅の細線消去パルス46が印加される。

【0054】これにより、図11で説明した動作が行なわれ、主放電を行なった選択セルの放電空間33内でプラスの荷電粒子60とマイナスの荷電粒子61との中和消滅や、隔壁31に付着した荷電粒子の中和消滅も生ずる。

【0055】以上のように、維持放電(主放電)後、背面ガラス基板28側で短いパルスでもって消去放電を発生させることにより、セル内に残る余分な電荷を消去できるので、先の第1の実施形態では、第1、第2の細線消去パルス44、46のみを用い、第3の細線消去パルス49a、49b、……を用いなくともよい。また、第2の実施形態でも、第1、第2の細線消去パルス44'、46'のみを用いるだけで、第3の細線消去パルス49a、49b、……を用いなくともよい。

【0056】また、上記各実施形態では、最後のサステインパルスが独立行Y電極23に印加されるようにしているが、この最後のサステインパルスを共通行X電極22に印加するようにしてもよい。しかし、この場合には、図1に示した第1の実施形態では、第1の細線消去パルス44を独立行Y電極23に、第3の細線消去パルス49を共通行X電極22に夫々印加するようにしてもよいことは明らかであるし、また、図10に示した第2の実施形態では、第1の細線消去パルス44'を独立行Y電極23に、第3の細線消去パルス49を共通行X電極22に夫々印加するようにしてもよいことも明らかである。

【0057】以上のように、各実施形態では、維持放電後、セル内に残る余分な電荷は、隔壁に付着した電荷も含め、確実に消去して次のサブフィールドでの放電に影響を及ぼさないようにすることができる。

【0058】

【発明の効果】以上説明したように、本発明によれば、維持放電後に短期間の駆動パルスを付加することにより、セル内に残る余分な電荷を確実に消去して、次のサブフィールドでの放電に影響を及ぼさないようにするこ

とができ、全てのサブフィールドでの動作を確実なものにすることができる。

【図面の簡単な説明】

【図1】本発明によるプラズマディスプレイパネルの電荷消去方法の第1の実施形態を説明するための駆動波形を示す図である。

【図2】AC型のプラズマディスプレイパネルの構造の一部を示す分解斜視図である。

【図3】図2に示したAC型のプラズマディスプレイパネルを矢印A方向からみた断面図である。

【図4】図2に示したAC型のプラズマディスプレイパネルを矢印B方向からみた断面図である。

【図5】図2に示したAC型のプラズマディスプレイパネルのセルを矢印B方向からみたときの図1での第1の細線消去パルスによる放電後の電荷モデルを示す図である。

【図6】図2に示したAC型のプラズマディスプレイパネルのセルを矢印A方向からみたときの図1での第1の細線消去パルスによる放電後の電荷モデルを示す図である。

【図7】図2に示したAC型のプラズマディスプレイパネルのセルを矢印B方向からみたときの図1での第2の細線消去パルスによる放電後の電荷モデルを示す図である。

【図8】図2に示したAC型のプラズマディスプレイパネルのセルを矢印A方向からみたときの図1での第2の細線消去パルスによる放電後の電荷モデルを示す図である。

【図9】図2に示したAC型のプラズマディスプレイパネルのセルを矢印B方向からみたときの図1での第3の細線消去パルスによる放電後の電荷モデルを示す図である。

【図10】本発明によるプラズマディスプレイパネルの電荷消去方法の第2の実施形態を説明するための駆動波形を示す図である。

【図11】図2に示したAC型のプラズマディスプレイパネルのセルを矢印B方向からみたときの図10での第2の細線消去パルスによる放電後の電荷モデルを示す図である。

【図12】図2に示したAC型のプラズマディスプレイパネルのセルを矢印B方向からみたときの図10での第1の細線消去パルスによる放電後の電荷モデルを示す図である。

【図13】図2に示したAC型のプラズマディスプレイパネルのセルを矢印B方向からみたときの図10での第3の細線消去パルスによる放電後の電荷モデルを示す図である。

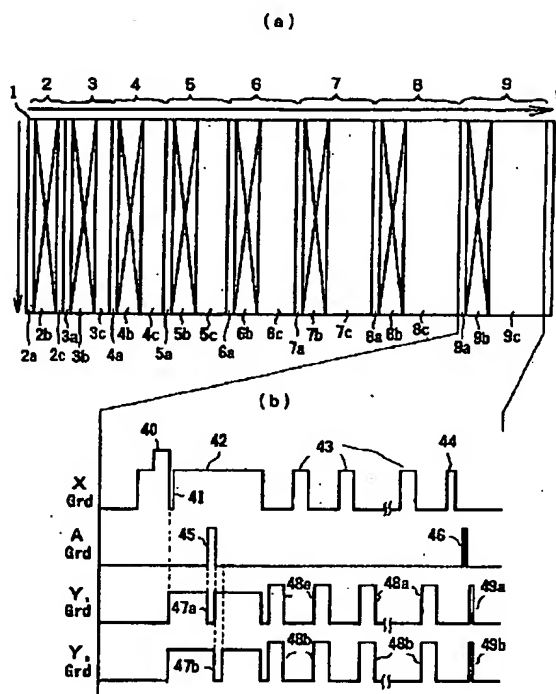
【図14】本発明によるプラズマディスプレイパネルの電荷消去方法の第3の実施形態を説明するための駆動波形を示す図である。

【符号の説明】

- 1 フィールド期間
 2～9 サブフィールド
 2a～9a 全書込消去期間
 2b～9b アドレス期間
 2c～9c 維持放電（発光表示）期間
 21 前面ガラス基板
 22 共通行X電極
 23 独立行Y電極
 28 背面ガラス基板

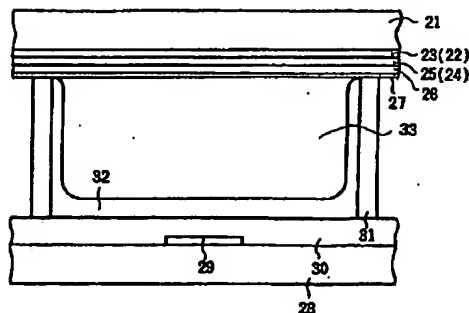
【図1】

【図1】



【図3】

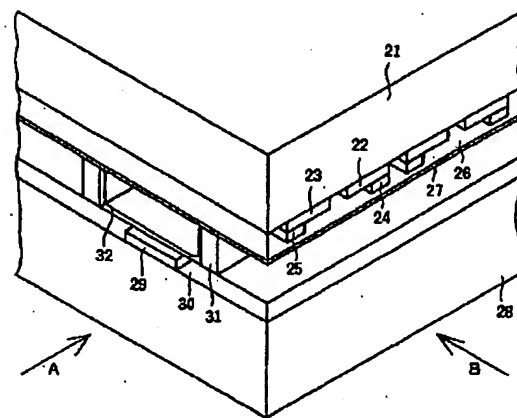
【図3】



- *29 アドレスA電極
 31 隔壁
 40 全書込パルス
 43 サステインパルス
 44, 44' 第1の細線消去パルス
 45 アドレスパルス
 46, 46', 46'' 第2の細線消去パルス
 47a, 47b スキャンパルス
 48a, 48b サステインパルス
 *10 49a, 49b 第3の細線消去パルス

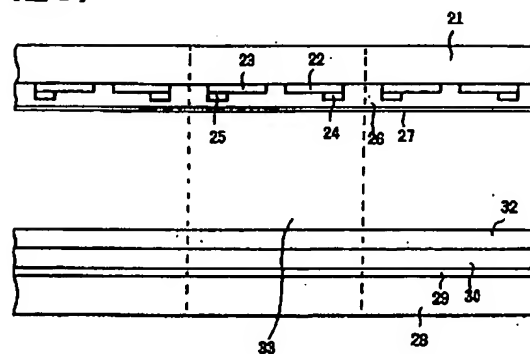
【図2】

【図2】



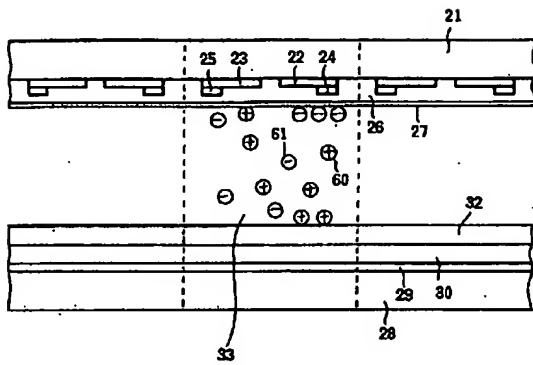
【図4】

【図4】



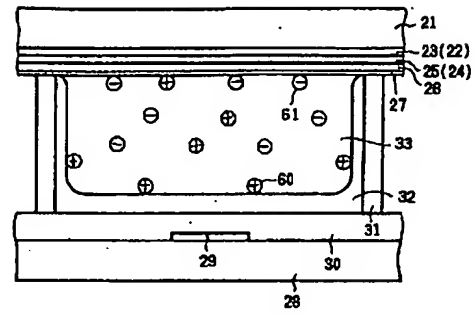
【図5】

【図5】



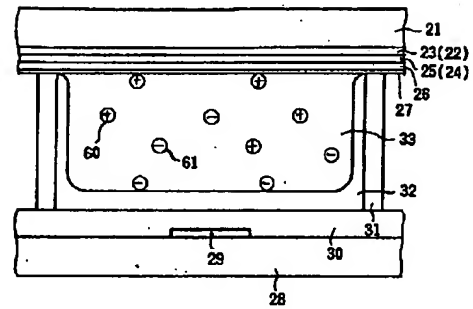
【図6】

【図6】



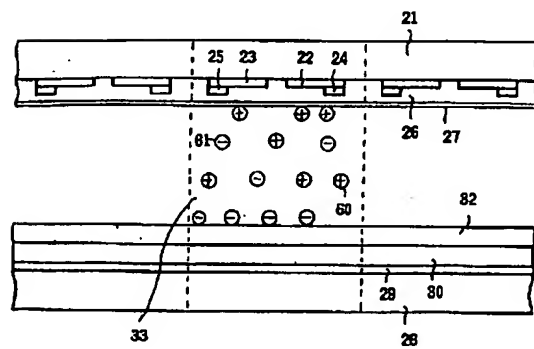
【図8】

【図8】



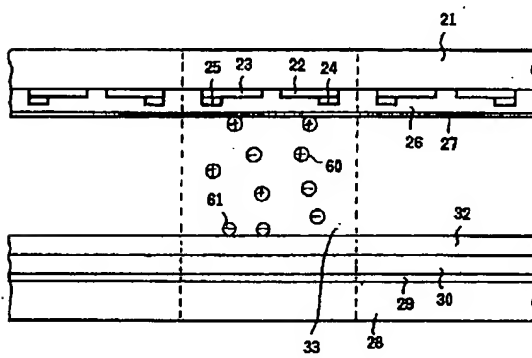
【図11】

【図11】



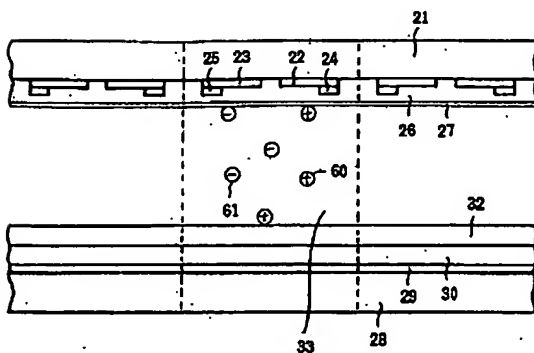
【図7】

【図7】



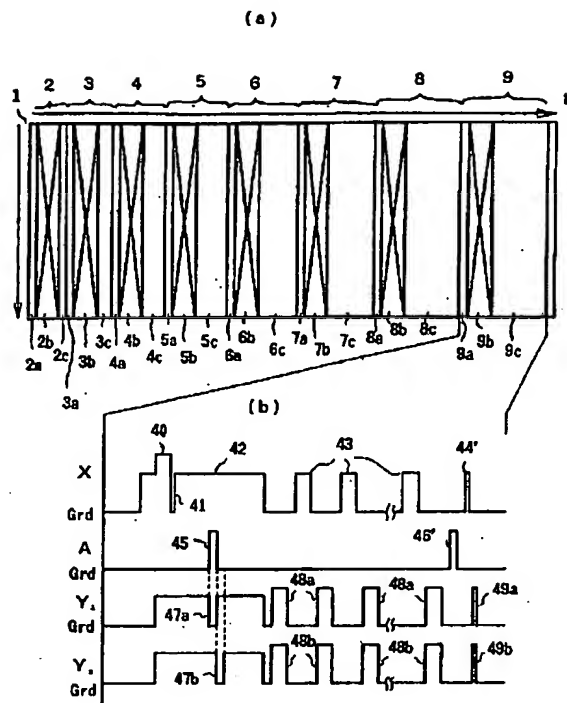
【図9】

【図9】



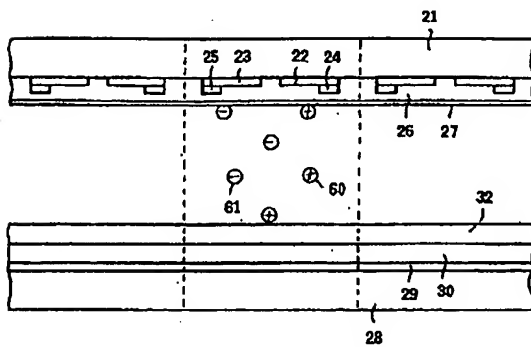
【図10】

【図10】



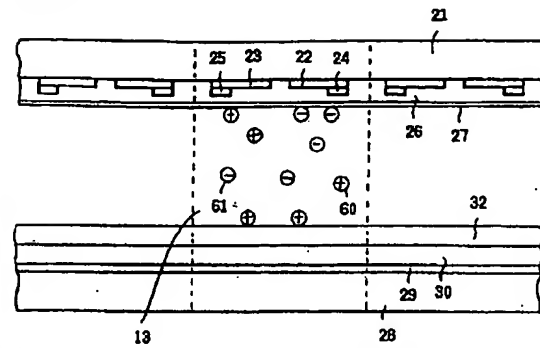
【図13】

【図13】



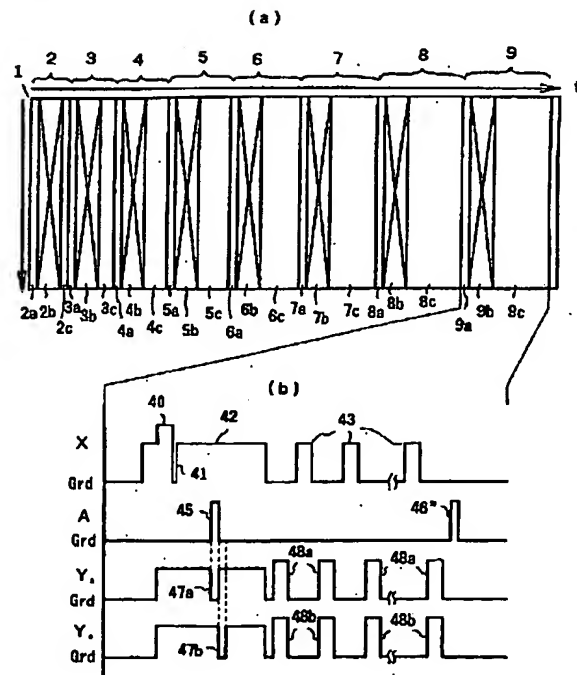
【図12】

【図12】



【図14】

【図14】



フロントページの続き

(72)発明者 大高 広

東京都千代田区神田駿河台四丁目6番地
株式会社日立製作所家電・情報メディア事
業部内

(72)発明者 増田 健夫

東京都千代田区神田駿河台四丁目6番地
株式会社日立製作所家電・情報メディア事
業部内